

Сергиенко А.М., К.Т.Н., НТУУ «КПІ», Киев  
Лесик Т.М., НТУУ «КПІ», Киев

## ДИНАМИЧЕСКИ ПЕРЕСТРАИВАЕМЫЕ ЦИФРОВЫЕ ФИЛЬТРЫ НА ПЛИС

Features of the dynamically tuned IIR filters configured in FPGA are considered. The filters utilize masking properties of the all-pass digital filters, which have the delay factors  $z^{-k}$ . The mapping of the filter algorithm is implemented using pipelining and  $C$ -slow retiming techniques, which provide the minimized hardware volume and high clock frequency of the resulting filters.

В цифровой обработке сигналов и в моделировании на ее основе часто используются рекурсивные цифровые фильтры (РЦФ), требующие быстрой перестройки в процессе работы. При этом настройка фильтра состоит в расчете коэффициентов РЦФ и записи набора таких коэффициентов в ПЗУ фильтра. Как правило, программа расчета – достаточно сложная и не исполняется на том же оборудовании, что и фильтр, а для хранения таблиц коэффициентов необходимо ПЗУ большого объема.

Процесс перестройки РЦФ, когда один набор коэффициентов заменяется на другой, представляет собой переходный процесс, который искажает выходной сигнал пропорционально качеству фильтра и шагу изменения его параметров. При этом, если полюсы фильтра приближаются к окружности единичного радиуса, то возможно его паразитное возбуждение.

Применение программируемой логической интегральной схемы (ПЛИС) для реализации РЦФ дает возможность обрабатывать высокочастотные сигналы с быстрой перестройкой параметров фильтра. Но вычисление коэффициентов фильтра на ПЛИС вызывает серьезные трудности.

В докладе предлагается реализация высокодобротных динамически перестраиваемых РЦФ на базе фазовых рекурсивных фильтров с плавной перестройкой на основе регулирования параметров фильтров, эффектов маскирования частот и фильтра с кратными задержками.

**Маскирующие фильтры.** При последовательном соединении нескольких ступеней фильтров результирующая АЧХ является пересечением АЧХ этих ступеней. При этом говорят, что АЧХ ступени маскирует АЧХ других ступеней, т.е. является маскирующим фильтром (рис. 1). Хотя АЧХ ступени фильтра имеет сложную форму (как у  $H_2$  и  $H_3$ ), они могут иметь малую сложность, как будет показано ниже. Но благодаря маскированию, результирующий фильтр имеет высокое качество АЧХ.

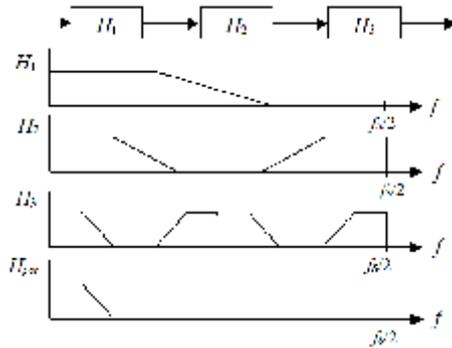


Рис.1. Пример трехступенчатого РЦФ с маскирующими фильтрами

**Фильтры с кратными задержками.** Каждому члену  $z^k$  в передаточной характеристике  $H_0(z)$  в сигнальном графе РЦФ отвечает задержка на  $k$  циклов или цепочка  $k$  регистров задержки в результирующей структуре РЦФ. Если в РЦФ количество регистров задержки увеличить в  $n$  раз, то получается фильтр с АЧХ  $H_n(z) = H_0(z^n)$ .

АЧХ в таком фильтре имеет форму такую же, как у фильтра – прототипа  $H_0(z)$ , но в диапазоне  $0 - f_S$  она повторяется  $n$  раз, где  $f_S$  – частота дискретизации. На рис. 1  $H_1 = H_0(z)$ ,  $H_2 = H_0(z^2)$ ,  $H_3 = H_0(z^4)$ .

**РЦФ на базе фазовых фильтров.** Фазовый фильтр характеризуется тем, что модуль его передаточной функции равен 1, т.е.  $|H_\phi| = 1$ . При этом их ФЧХ на характерных частотах  $f_R$  резко меняет фазовый сдвиг на  $180^\circ$ . Если складывать сигналы от двух фазовых фильтров, выходной сигнал будет подавляться на частотах, где разность фаз равна  $180^\circ$ . Результирующая характеристика, равная:

$$H_S = (H_1(z) + H_2(z))/2, \quad (1)$$

соответствует различным фильтрам в зависимости от порядка фильтров и положения частот  $f_R$ .

Основными свойствами РЦФ на базе фазовых фильтров являются: – устойчивость при произвольной разрядности коэффициентов, – параметры АЧХ (положение частоты среза, крутизна переходной полосы) прямо зависят от коэффициентов фильтра, – высокая линейность АЧХ и ФЧХ в полосе пропускания, – высокое быстродействие (минимально фазовый фильтр) [1].

**Пример динамически перестраиваемого фильтра нижних частот.** ФНЧ строится как цепочка ступеней маскирующих фильтров и ступени фильтра-формирователя. При этом маскирующие фильтры выполняют фильтрацию частот с формой АЧХ, свойственной фильтрам-дециматорам, но непосредственно децимацию не производят ( $H_1$ ,  $H_2$ ,  $H_3$ , рис.1). Благодаря тому,

что маскирующие фильтры имеют кратные задержки и реализуется эффект маскирования, результирующая АЧХ получается такой, как на рис. 1 [2]. Передаточная функция одной (первой) ступени маскирующего фильтра равна:

$$H_s(z) = 0,5z^{-1} + 0,5 \frac{z^{-2} + b(1+a)z^{-1} + a}{1 + b(1+a)z^{-1} + az^{-2}}, \quad (2)$$

где первое и второе слагаемое представляют  $H_1(z)$  и  $H_2(z)$  в (1),  $b = \cos(2\pi f_R)$  – регулирует частоту среза  $f_R$ ,  $a = (1-t)/(1+t)$  – задает ширину переходной полосы  $\Delta f$ ,  $t = \text{tg}(\pi \Delta f)$  [1]. Таким образом, изменяя  $b$  в (2), можно реально регулировать полосу среза в пределах  $(0,1 - 0,4) f_s$  с подавлением в полосе задержания до 50 дБ.

Для регулирования частоты среза в широких пределах строится цепочка ступеней маскирующих фильтров, каждая следующая из которых имеет удвоенное число регистров задержек относительно предыдущей. При этом ФНЧ с регулируемым низким значением частоты среза получается, если цепочку маскирующих фильтров с фиксированными коэффициентами дополнить формирующей ступенью с переменным коэффициентом  $b$ .

На рис. 2 показана структура фильтра из  $k$  ступеней маскирующих фильтров, формирующей ступени и мультиплексора, который выбирает результаты отдельных ступеней на выход формирующей ступени в зависимости от диапазона  $k$  регулируемых частот. Следует отметить, что все ступени фильтра выполняются по одному алгоритму, но с различными коэффициентами  $a, b$  и числом  $k$  регистров задержки.

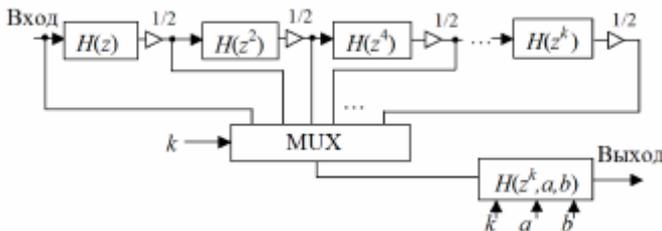


Рис.2. Структура ФНЧ с регулируемыми параметрами

**Пример реализации регулируемого ФНЧ на ПЛИС.** Для реализации регулируемого ФНЧ высокого качества выбрано схему фильтра на рис.2. Причем для получения уровня подавления более 80 дБ и крутизны до 100 дБ/октава во всем диапазоне частот каждая высокочастотная ступень фильтра состоит из двух ступеней, реализующих передаточную функцию  $5k$ -го порядка:

$$H(z^k) = z^{-2k} + \frac{z^{-2k} + b(1+a)z^{-k} + a}{1 + b(1+a)z^{-k} + az^{-2k}} \cdot \frac{z^{-k} + c}{1 + cz^{-k}}$$

Здесь коэффициент  $c$  управляет равномерностью АЧХ и незначительно влияет на значение полосы среза и уровень подавления. Приближенное значение частоты среза и крутизны фильтра определяется аналогично (2).

При включении только формирующего фильтра (рис.2) частота среза регулируется в пределах  $(0,125-0,4)f_s$ , при добавлении одной ступени маскирующего фильтра – в пределах  $(0,0625-0,125)f_s$ , а при включении трех ступеней маскирующих фильтров – в пределах  $(0,015-0,031)f_s$ .

Синтез структуры фильтра выполняется с использованием метода отображения периодических алгоритмов, представленных графом синхронных потоков данных, в конвейерный вычислитель, реализованный в ПЛИС. Метод заключается в размещении графа алгоритма в многомерном индексном пространстве и отображении его в подпространства структур и времени. Ограничения на процесс отображения позволяют минимизировать в ПЛИС как тактовый интервал, так и аппаратные затраты, включая мультиплексоры [3,4].

Синтезированный фильтр имеет 3 блока умножения на коэффициенты  $a, b, c$ , которые разделяются во времени между 8 степенями фильтра. При этом структура фильтра работает с периодом 8 тактов с высокой степенью конвейеризации и поэтому – с высокой тактовой частотой.

Для аппроксимации функции косинуса на интервале  $(0,125-0,4)f_s$ , а также незначительной коррекции  $a$  и  $c$  в структуру фильтра введен блок калькулятора коэффициента  $b$ . Частота среза фильтра задается 12-разрядным кодом, 3 старшие разряда которого управляют мультиплексором на рис.2, а остальные – точной настройкой  $f_s$ . Новая частота среза устанавливается сразу после записи кода частоты и начинает действовать после соответствующего переходного процесса. Так как природа фазового фильтра не допускает его возбуждения, при всех возможных комбинациях кодов частоты и входных данных фильтр работает стабильно.

Характеристики фильтра, реализованного в ПЛИС Xilinx, представлены в табл. 1. Тактовая частота достигает 275 МГц в ПЛИС Virtex5, т.е. фильтр может обрабатывать сигналы с частотой дискретизации до 35 МГц. На рис. 3 показаны АЧХ построенного фильтра в зависимости от кода частоты среза, которые свидетельствуют о его высоком качестве. Следует добавить, что неравномерность в полосе пропускания в худшем случае не более  $-0,23$ дБ.

Таблица 1.

Параметры фильтра при реализации в ПЛИС Xilinx Virtex

Микросхема ПЛИС	XC2VP4-7	XC4VSX25-12	XC5VLX30-3
Аппаратные затраты, CLB Slices	670 (22%)	621 (4%)	348 (7%)
Аппаратные затраты, DSP48	3(10 %)	3(1.5%)	3 (9%)
Максимальная тактовая частота	211 МГц	204 МГц	275 МГц

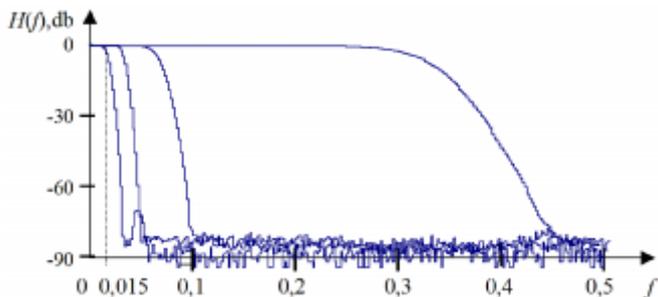


Рис.3. АЧХ фильтра при различных значениях кода частоты среза

**Применение перестраиваемых фильтров.** Аналогичным образом были построены перестраиваемые фильтры высоких частот и полосовые фильтры, которые имеют различную сложность. Фильтры используются в аппаратуре для обработки ультразвуковых сигналов на базе ПЛИС. Также полосовые фильтры с перестраиваемыми полосой пропускания и задержкой использованы в аппаратной модели для исследования распространения ультразвуковых колебаний, которая учитывает дисперсность прохождения волн.

**Выводы.** Использование фазовых рекурсивных фильтров, эффектов маскирования частот и фильтров с кратными задержками дает возможность проектировать динамически перестраиваемые РЦФ с высокими характеристиками. Синтез структуры РЦФ выполняется с использованием метода отображения периодических алгоритмов, представленных графом синхронных потоков данных, в конвейерный вычислитель. Такие фильтры эффективно реализовать в ПЛИС, где они имеют малые аппаратные затраты и высокое быстродействие, благодаря конвейерной обработке и разделению ресурсов во времени. Также они могут быть эффективно реализованы программно.

1. Regalia P.A., Mitra S.K. and Vaidyanathan P.P. The Digital All-Pass Filter: A Versatile Signal Processing Building Block // Proc. IEEE. –1988.–V76. –№1. –р.19-37.

2. Chung J.G., Kim H., and Parhi K.K. Pipelined Lattice WDF Design for Wideband Filters // IEEE Trans. on Circuits and Systems-II: Analog and Digital Signal Processing. –1995.–V.42. –№9. –р. 616-618.

3. Сергиенко А.М. Методика проектирования цифровых фильтров с помощью VHDL. //Модельовання та інформаційні технології. Зб. наук. праць. ІПМЕ НАН України. –2002. –Вип. 12. –С. 99-107.

4. Сергиенко А.М., Симоненко В.П. Отображение периодических алгоритмов в программируемые логические интегральные схемы //Электрон. моделирование. – 2007. –Т.29. –№ 2. –С. 49–61.