Моделі обчислювачів для VHDL

Основи VHDL

Розробка **Very high speed integrated circuit Hardware Description Language** почата у 1980р.

За основу прийняті мовні концепції мови паралельного програмування встроюваних систем Ада.

Основні особливості VHDL:

1.**Типи даних,** що підтримують опис апаратури

2. **Оператори**, що підтримують моделювання поведінки системы в часі

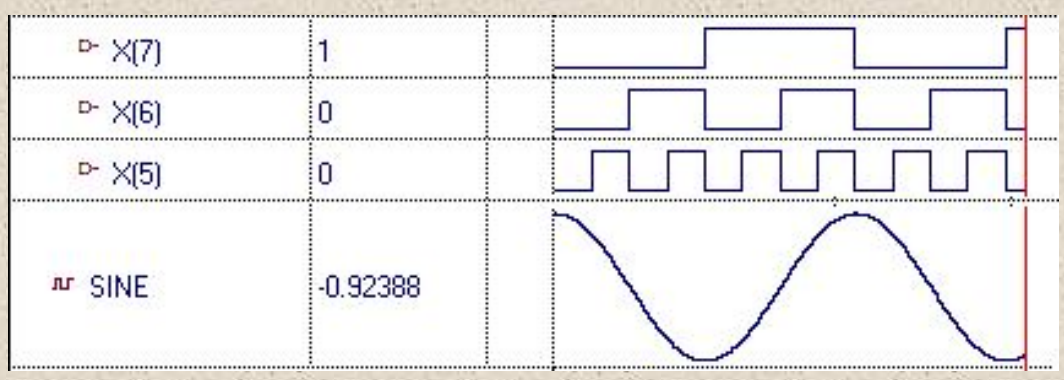
3. **Керування** як потоком команд, так і потоком даних

Типи даних, що підтримують опис апаратури

SIGNAL - синхронізуюче **повідомлення** від процесса до процессу;

- дане, що передається між процесами;
- аналог сигнала, що моделюється.

SIGNAL можна запам’ятати і відтворити в його часовому розвитку в симуляторі VHDL



Типи даних, що підтримують опис апаратури

Типи даних, аналогічні даним в реальних пристроях:

Boolean	true | false
BIT	‘0’ | ‘1’
BIT_VECTOR	“0010101011”
Integer	123456
Real	2.0001

Типи даних для моделювання ситуацій в лініях зв’язку і логічних схемах (STD_LOGIC) :

‘**U’** - не ініційований

‘**X’** - сильний невідомий

‘**W’**- слабий невідомий

‘Z’ - високий імпеданс

‘**H’** - слабий 1

‘L’ - слабий 0

‘-‘ - байдуже

Типи даних, що підтримують опис аппаратури

Фізичні типи даних:

TIME в fs, ps, ns, us, ms

VOLTAGE в uv, mv, v, kv

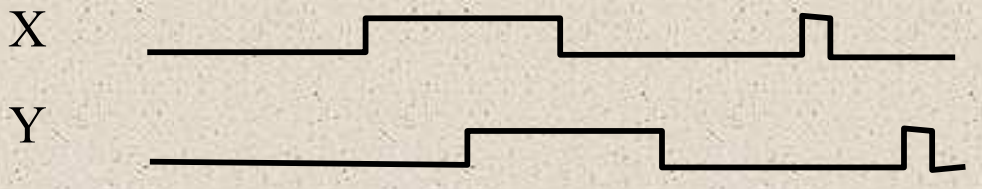
NATURE: (voltage, current)

Оператори, атрибути, що підтримують поведінку системи в часі

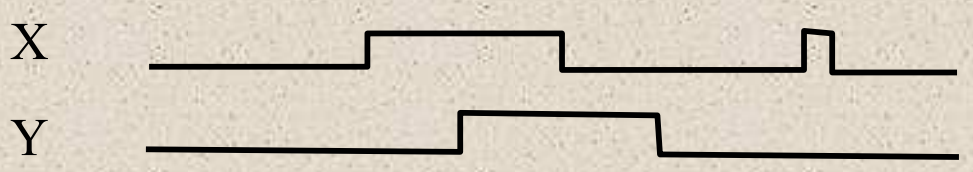
```
CLK'event

wait for 5 ns;

Y <= transport X after 5 ns;
```



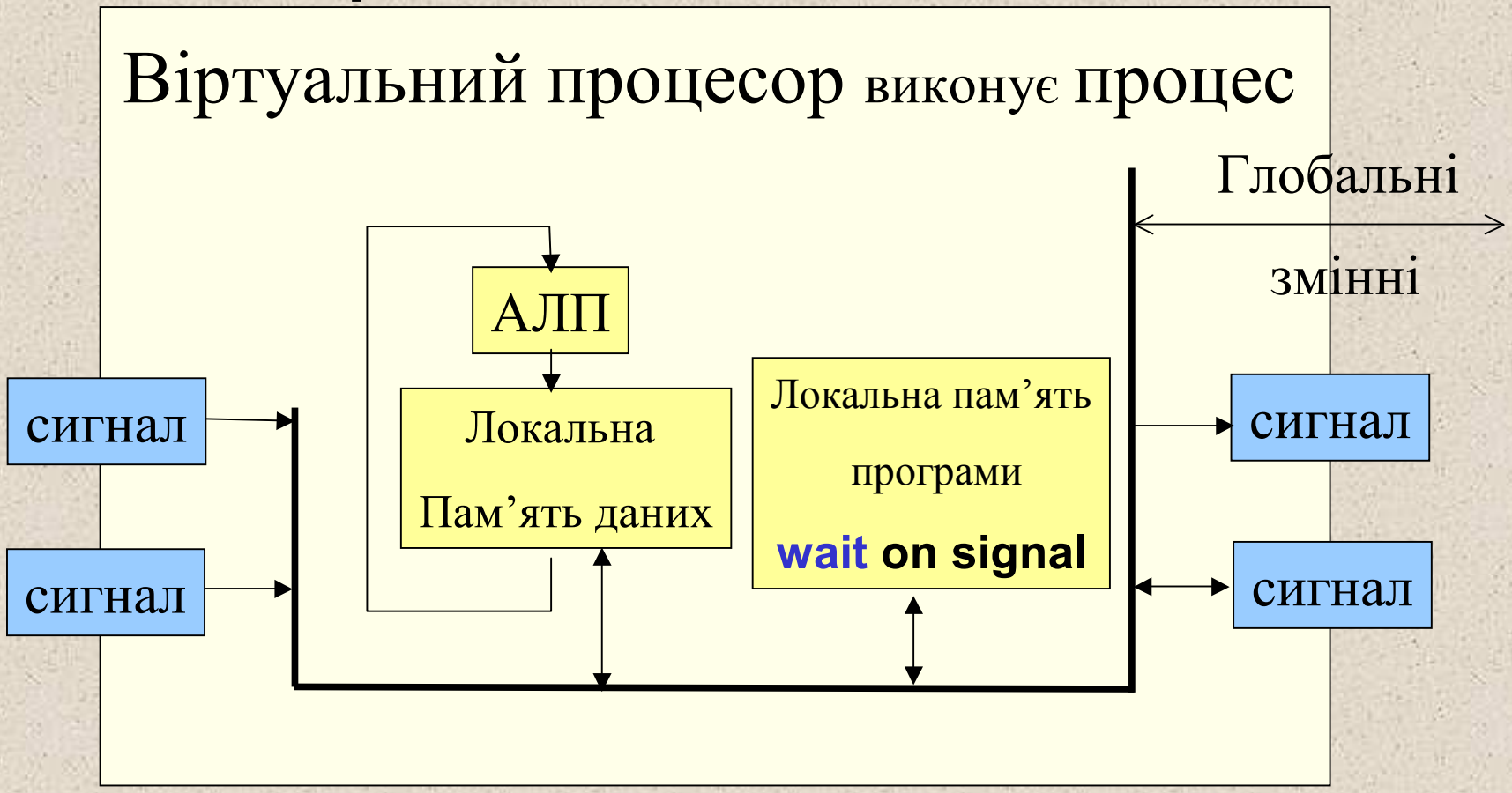

```
Y <= inertial X after td;
```



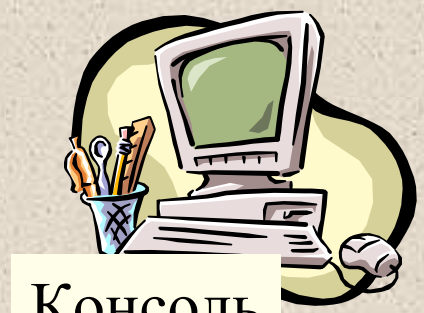
Обчислювальна модель для реалізації VHDL

Обчислювальний алгоритм на VHDL =

Обчислювальна модель для реалізації VHDL

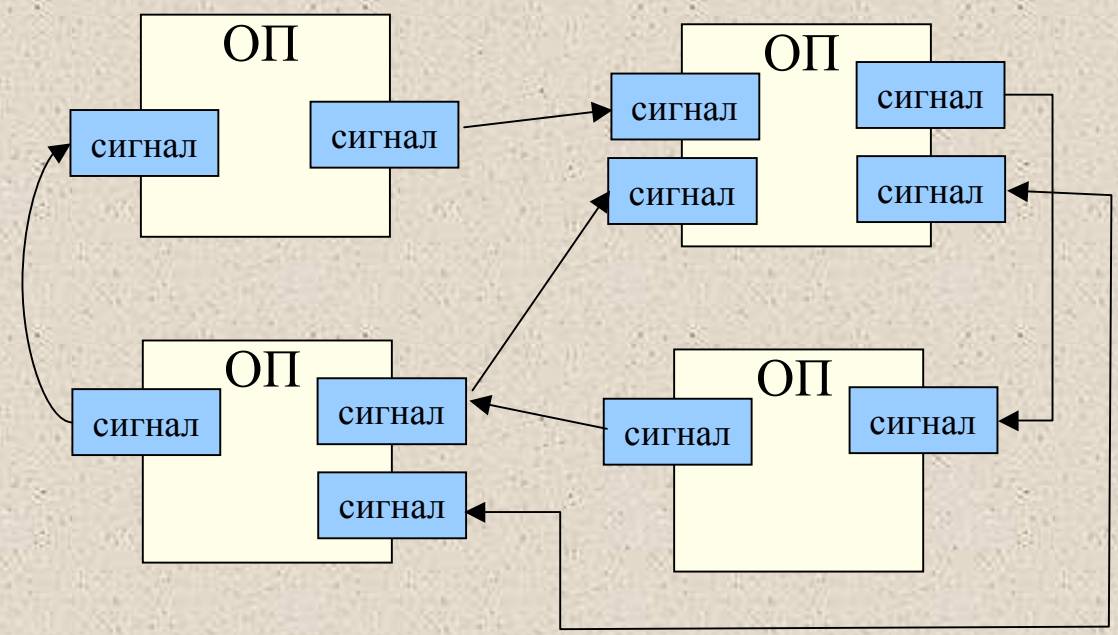


Обчислювальна модель для реалізації VHDL

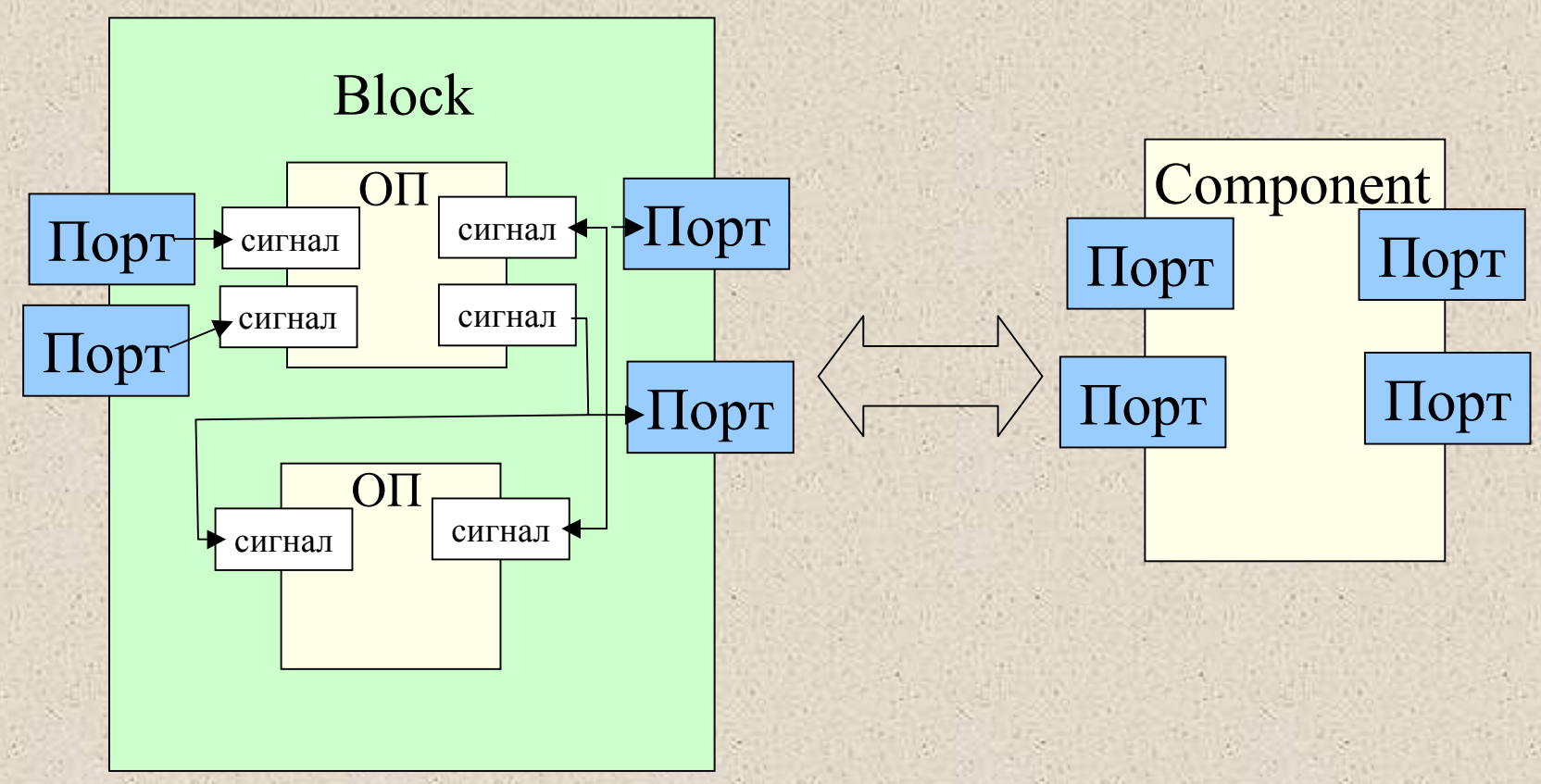


Дискова пам’ять

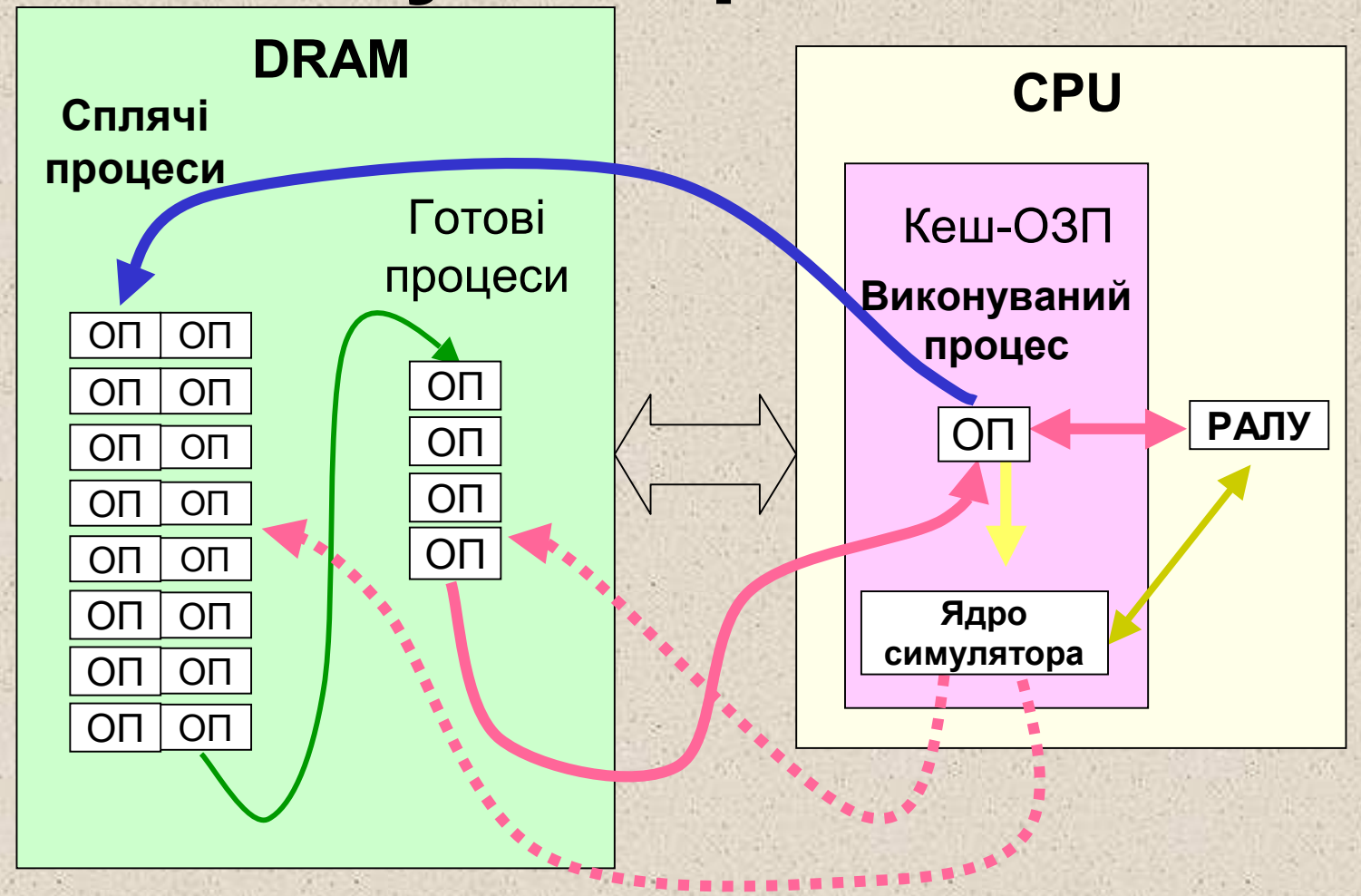
Пам’ять глобальних змінних



Обчислювальна модель для реалізації VHDL

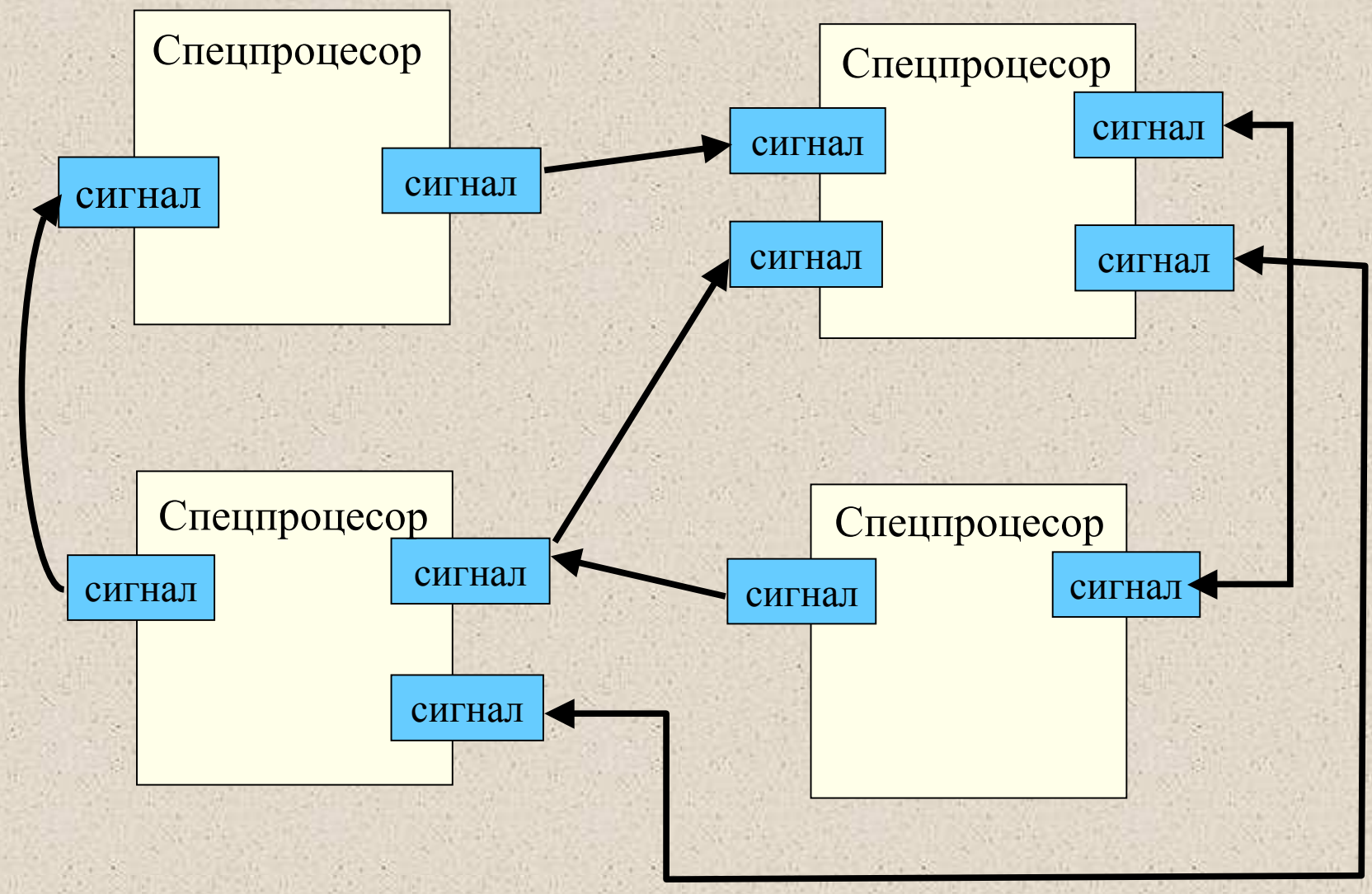


Архітектура симулятора VHDL



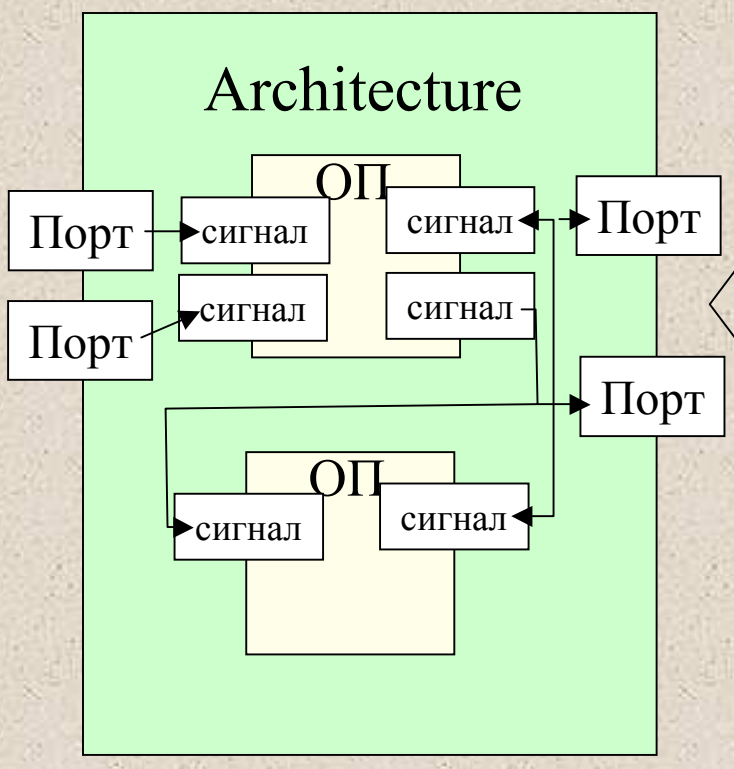
Аппаратна модель для реалізації VHDL

Аппаратна модель для реалізації VHDL

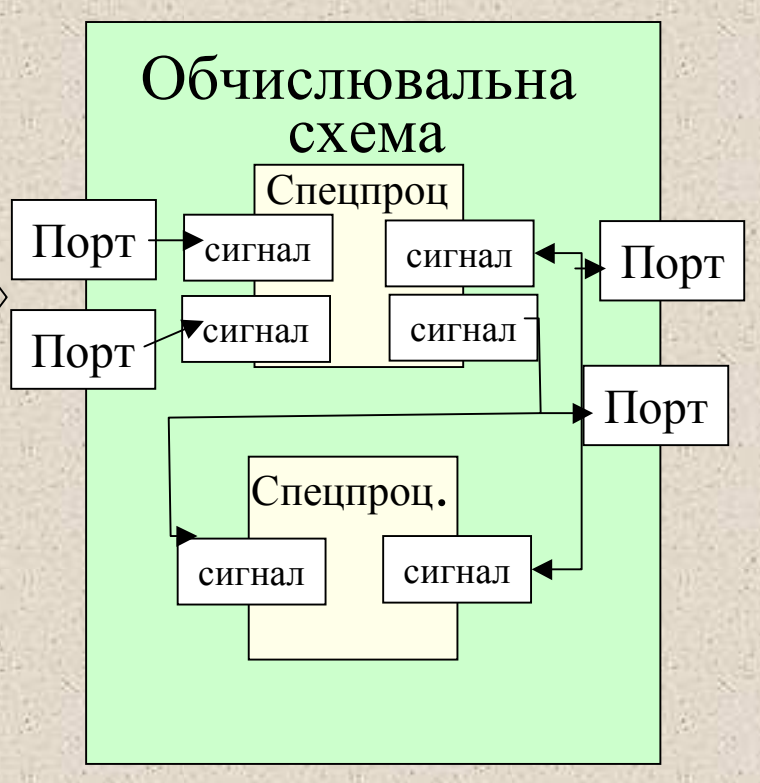


Відображення алгоритмів за допомогою VHDL

Програмна модель



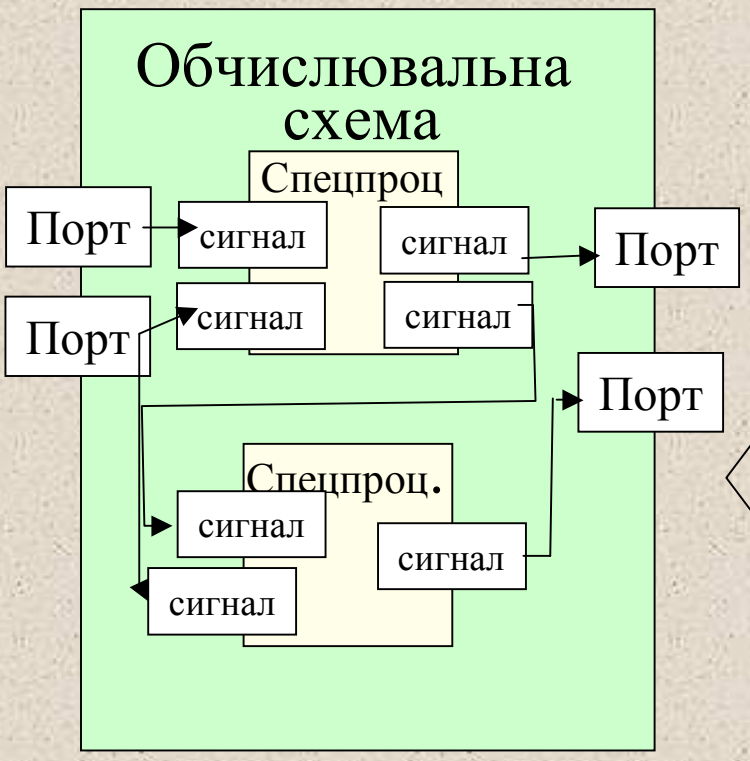
Апаратна модель



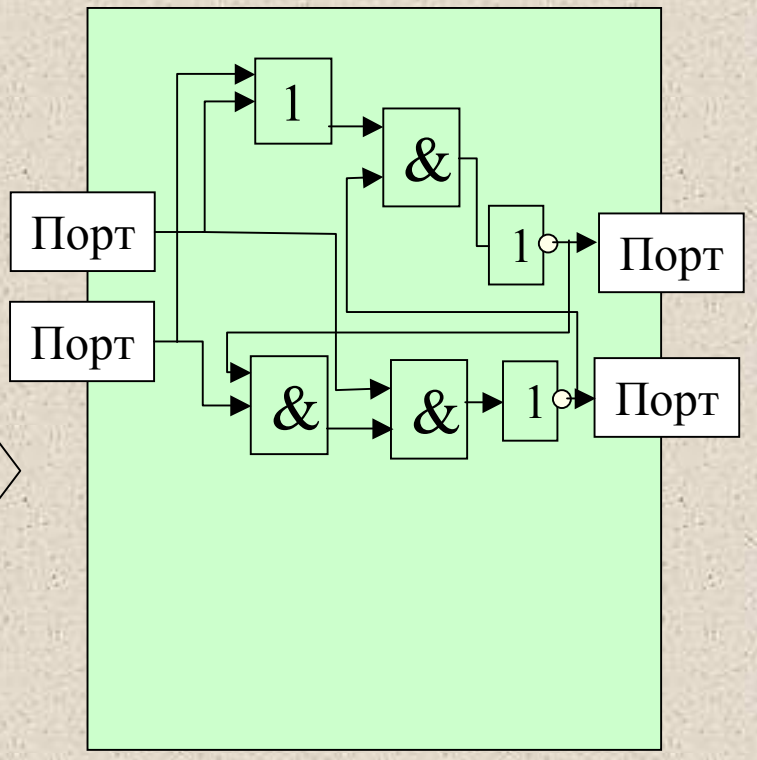
Синтез логічної схеми

Відображення у вентилі

Апаратна модель



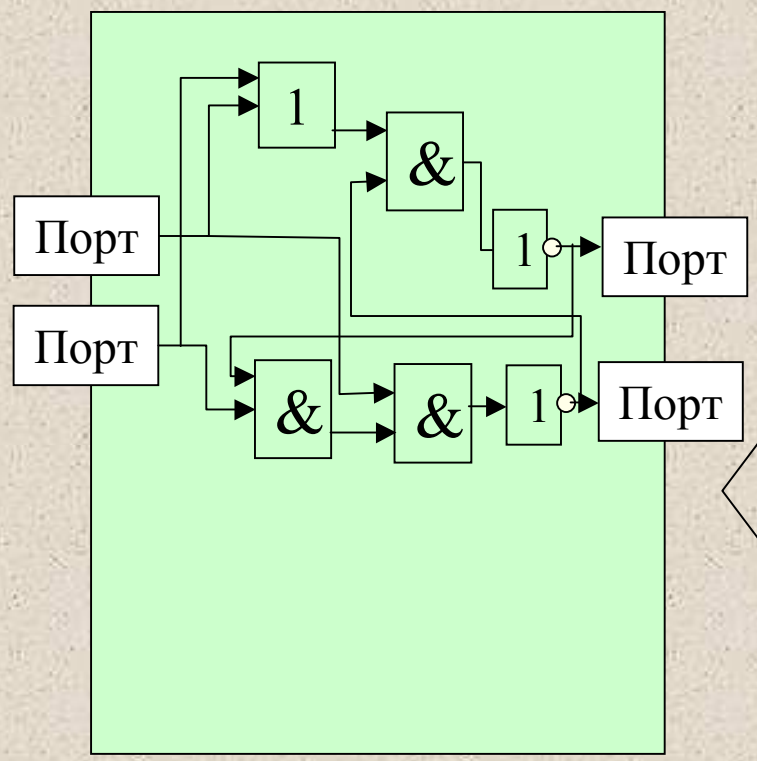
Логічна схема



Синтез логічної схеми

Оптимізація і адаптація до елементної бази (технології)

Логічна схема



Схема, яка готова до розміщення і розведення